

日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

2000年12月26日

出願番号

Application Number:

特願2000-394959

出願人

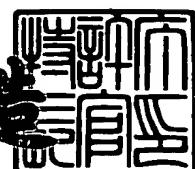
Applicant(s):

セイコーエプソン株式会社

2001年 1月26日

特許庁長官
Commissi ner,
Patent Office

及川耕造



出証番号 出証特2001-3000756

【書類名】 特許願
【整理番号】 EP-0293401
【提出日】 平成12年12月26日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 21/467
【発明者】
【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーホームズ株式会社内
【氏名】 樋口 俊彦
【特許出願人】
【識別番号】 000002369
【氏名又は名称】 セイコーホームズ株式会社
【代理人】
【識別番号】 100090479
【弁理士】
【氏名又は名称】 井上 一
【電話番号】 03-5397-0891
【選任した代理人】
【識別番号】 100090387
【弁理士】
【氏名又は名称】 布施 行夫
【電話番号】 03-5397-0891
【選任した代理人】
【識別番号】 100090398
【弁理士】
【氏名又は名称】 大渕 美千栄
【電話番号】 03-5397-0891
【先の出願に基づく優先権主張】
【出願番号】 特願2000- 935

【出願日】 平成12年 1月 6日

【手数料の表示】

【予納台帳番号】 039491

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9402500

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびその製造方法

【特許請求の範囲】

【請求項1】 レジストパターンをマスクとして導電層をエッチングすることにより形成された配線パターンを有する半導体装置であって、
層間絶縁層に形成されたコンタクト部と、
前記層間絶縁層上に形成され、前記コンタクト部に対して所定間隔より短い間隔で配置された第1配線と、
前記コンタクト部との接続領域を有する第2配線と、を含み、
前記第2配線は、前記コンタクト部との接続領域において、非配線領域に延びるエクステンション部を有し、
前記エクステンション部は、前記接続領域において、前記第1配線に面した辺以外の少なくとも一部に配置された、半導体装置。

【請求項2】 請求項1において、

前記所定間隔より短い間隔は、配線パターンにおける配線相互の最小間隔である、半導体装置。

【請求項3】 請求項1または2において、

前記接続領域は、その平面形状が前記コンタクト部とほぼ同一の径を有する正方形あるいは前記コンタクト部より大きい径を有する正方形である、半導体装置

【請求項4】 請求項1ないし3のいずれかにおいて、

前記エクステンション部は、その幅が前記配線の幅と同じである、半導体装置

【請求項5】 請求項1ないし4のいずれかにおいて、

前記エクステンション部は、その突出長さが前記配線の幅と同じである、半導体装置。

【請求項6】 請求項1ないし5のいずれかにおいて、

前記エクステンション部は、その平面形状が正方形である、半導体装置。

【請求項7】 レジストパターンをマスクとして導電層をエッチングすることにより形成された配線パターンを有する半導体装置であって、

層間絶縁層に形成されたコンタクト部と、

前記層間絶縁層上に形成され、前記コンタクト部に対して最小配線間隔で配置された第1配線と、

前記コンタクト部との接続領域を有し、前記第1配線と平行に延びる第2配線と、を含み、

前記第2配線の前記接続領域は、ほぼ正方形の平面形状を有し、

前記第2配線は、前記接続領域において、非配線領域に延びるエクステンション部を有し、かつ、

前記エクステンション部は、前記接続領域において、前記第1配線に面した辺以外の辺に配置された、半導体装置。

【請求項8】 レジストパターンをマスクとして導電層をエッチングすることにより形成された配線パターンを有する半導体装置であって、

層間絶縁層に形成されたコンタクト部と、

前記層間絶縁層上に形成され、前記コンタクト部に対して最小配線間隔で配置された第1配線と、

前記コンタクト部との接続領域を有し、前記第1配線と垂直方向に延びる第2配線と、を含み、

前記第2配線の前記接続領域は、ほぼ正方形の平面形状を有し、

前記第2配線は、前記接続領域において、非配線領域に延びるエクステンション部を有し、かつ、

前記エクステンション部は、前記接続領域において、前記第1配線に面した辺以外の辺に配置された、半導体装置。

【請求項9】 レジストパターンをマスクとして導電層をエッチングすることにより形成された配線パターンを有する半導体装置であって、

層間絶縁層に形成されたコンタクト部と、

前記層間絶縁層上に形成され、前記コンタクト部に対して最小配線間隔で配置された第1配線と、

前記コンタクト部との接続領域を有し、前記第1配線と平行に延びる部分と前記第1配線と垂直方向に延びる部分とを有する第2配線と、を含み、

前記第2配線の前記接続領域は、ほぼ正方形の平面形状を有し、

前記第2配線は、前記接続領域において、非配線領域に延びるエクステンション部を有し、かつ、

前記エクステンション部は、前記接続領域において、前記第1配線に面した辺以外の辺に配置された、半導体装置。

【請求項10】 レジストパターンをマスクとして導電層をエッチングすることにより形成された配線パターンを有する半導体装置であって、

層間絶縁層に形成されたコンタクト部と、

前記層間絶縁層上に形成され、前記コンタクト部に対して最小配線間隔で配置された第1配線と、

前記コンタクト部との接続領域のみを有する第2配線と、を含み、

前記第2配線の前記接続領域は、ほぼ正方形の平面形状を有し、

前記第2配線は、前記接続領域において、非配線領域に延びるエクステンション部を有し、かつ、

前記エクステンション部は、前記接続領域において、前記第1配線に面した辺以外の辺に配置された、半導体装置。

【請求項11】 レジストパターンをマスクとして導電層をエッチングすることにより形成された配線パターンを有する半導体装置であって、

層間絶縁層に形成されたコンタクト部と、

前記層間絶縁層上に形成され、前記コンタクト部に対して最小配線間隔で配置された複数の第1配線と、

少なくとも前記コンタクト部との接続領域を有する第2配線と、を含み、

前記第2配線の前記接続領域は、ほぼ正方形の平面形状を有し、

前記第2配線は、前記接続領域において、非配線領域に延びるエクステンション部を有し、かつ、

前記エクステンション部は、前記接続領域において、複数の前記第1配線に面した辺以外の辺に配置された、半導体装置。

【請求項12】 レジストパターンをマスクとして導電層をエッチングすることにより形成された配線パターンを有する半導体装置であって、
層間絶縁層に形成されたコンタクト部と、
前記コンタクト部との接続領域を有する配線と、を含み、
前記配線の前記接続領域は、ほぼ正方形の平面形状を有し、
前記配線は、前記接続領域において、非配線領域に延びるエクステンション部を有する、半導体装置。

【請求項13】 請求項12において、
前記配線はライン状をなし、前記接続領域の3辺においてエクステンション部を有する、半導体装置。

【請求項14】 請求項12において、
前記配線は前記接続領域からなり、該接続領域の4辺においてエクステンション部を有する、半導体装置。

【請求項15】 ラインパターンを配置し、かつ、少なくとも下層の接続ホールパターンを覆う接続領域パターンを設定し、該接続領域パターンの各辺にエクステンションパターンを配置し、さらに、該エクステンションパターンのうち、接続領域パターンの辺に対して所定間隔より短い間隔で隣り合うラインパターンに面するエクステンションパターンを消去することにより、マスクパターンを形成する第1工程、

前記マスクパターンを用いたリソグラフィーによって、導電層上にレジストパターンを形成する第2工程、および

前記レジストパターンをマスクとして導電層をエッチングすることにより配線パターンを形成する第3工程、を含む半導体装置の製造方法。

【請求項16】 請求項15において、
前記所定間隔より短い間隔は、ラインパターンにおけるライン相互の最小間隔である、半導体装置の製造方法。

【請求項17】 請求項15または16において、
前記接続領域パターンは、前記接続ホールパターンと同一あるいはこれより大きい正方形である、半導体装置の製造方法。

【請求項18】 請求項15ないし17のいずれかにおいて、

前記エクステンションパターンは、その幅が前記ラインパターンのライン幅と同じである、半導体装置の製造方法。

【請求項19】 請求項15ないし18のいずれかにおいて、

前記エクステンションパターンは、その突出長さが前記ラインパターンのライン幅と同じである、半導体装置の製造方法。

【請求項20】 請求項15ないし19のいずれかにおいて、

前記エクステンションパターンは、正方形である、半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、レジストパターンをマスクとして導電層をエッチングすることにより形成された配線パターンを有する半導体装置およびその製造方法に関する。

【0002】

【背景技術】

まず、半導体装置における配線パターンの一般的な製造方法について説明する

【0003】

図6は、レジストパターンを形成するためのマスクパターン示す平面図である。図7は、図6に示すマスクパターンによって得られたレジストパターンをマスクとして形成された配線パターンを示す平面図である。図8は、図7に示すA-Aに沿った断面図である。図9は、図7に示すB-B線に沿った断面図である。

【0004】

図6に示すマスクパターンにおいて、第1～第3のラインパターン105～107は、配線を形成するためのパターンを示す。このようなマスクパターンは、一般的に用いられるCADシステムを用いて形成される。そして、マスクパターンを用いたリソグラフィーによってレジストパターンが形成される。このレジストパターンをマスクとして導電層をエッチングすることにより、配線が形成される。その後、レジストを公知の方法によって除去する。このようにして得られた

配線パターンを図7に示す。

【0005】

図7に示す例においては、第2配線115は第1配線117と平行に配置されている。さらに、第3配線116は、第1配線117と直交する方向に配置されている。そして、第2配線115の一端は、層間絶縁層120に形成されたコンタクト部130と接続されている。コンタクト部130は、ピアホール113内に埋め込まれた金属層から構成されている。また、第3配線116の一端は、ピアホール114内に埋め込まれたコンタクト部132と接続されている。なお、図7においては、図示した配線より下層の配線を図示しない。

【0006】

このようなパターンの第1～第3配線を形成するためのマスクパターンは、図6に示すように、第2ラインパターン105はピアホールパターン103を覆うように引き延ばされ、第2ラインパターン105の端部がピアホールパターン103の端部とほぼ一致する状態で設計されていた。同様に、第3ラインパターン106は、ピアホールパターン104を覆うように引き延ばされ、第3ラインパターン106の端部がピアホールパターン104の端部とほぼ一致する状態で設計されていた。

【0007】

ところで、レジストパターンをマスクとしてエッチングすることにより配線を形成する場合、一般に、レジストパターンが疎の部分ではエッチングされた配線は、そのレジストパターンより太くなり、一方、レジストパターンが密の部分ではエッチングされた配線は、そのレジストパターンと同じか、あるいはより細くなるという特性がある。この状態を図8および図9に示す。図8では、パターンが粗の状態の配線を示している。この状態では、エッチング時に配線117の側面にテープが形成されて、配線117の幅は、結果的にレジストの幅より大きくなる。図9では、配線が孤立していない状態を示している。この状態では、配線115と配線117とが対向する側面ではテープが形成されない。

【0008】

また、配線パターンの微細化にともなうレジストの後退により、図7に示すよ

うに、ピアホール113内のコンタクト部130と第2配線115とのオーバーラップ領域、ならびにピアホール114内のコンタクト部132と第3配線116とのオーバーラップ領域が不十分となることがある。その結果、配線115、116とコンタクト部130、132との接触抵抗の増加や配線信頼性の低下といった問題が生じことがある。

【0009】

また、図7に示すように、第1配線117の一方側に配置されたピアホール113、114の相互間は、その近傍に配線パターンのない領域であるから、エッチング時に図8に示すように第1配線117の側面にテープが形成され、配線117の底部が上部より太くなる。このため、第1配線117に、レジストパターンと異なる突出した領域117aが形成される。このような突出領域117aによって、配線117とコンタクト部130、132のそれぞれとの間隔L1、L2が所定の最小配線間隔より小さくなり、その結果コンタクト部と配線とがショートする不良が発生することがある。

【0010】

上述したように、従来の一般的な半導体装置では、パターンの微細化にともなうレジストの後退により接続ホール（ピアホールまたはコンタクトホール）と配線のオーバーラップ領域が不十分となり、配線と接続ホール内に埋め込まれたコンタクト部との接触抵抗の増加や配線信頼性の低下といった問題が生じる。また、配線パターンが疎の領域では、配線の幅はエッチング時に形成されるテープによってレジストの幅より太くなる。このため、太くなった配線部分は、その近傍に配置された下層のコンタクト部とショートしてしまうことがある。

【0011】

【発明が解決しようとする課題】

本発明の目的は、配線と接続ホール内に埋め込まれたコンタクト部との接触抵抗が高くなり、配線信頼性の高い半導体装置、およびその製造方法を提供することにある。

【0012】

【課題を解決するための手段】

本発明は、レジストパターンをマスクとして導電層をエッチングすることにより形成された配線パターンを有する半導体装置であって、

層間絶縁層に形成されたコンタクト部と、

前記層間絶縁層上に形成され、前記コンタクト部に対して所定間隔より短い間隔で配置された第1配線と、

前記コンタクト部との接続領域を有する第2配線と、を含み、

前記第2配線は、前記コンタクト部との接続領域において、非配線領域に延びるエクステンション部を有し、

前記エクステンション部は、前記接続領域において、前記第1配線に面した辺以外の少なくとも一部に配置される。

【0013】

本発明にかかる半導体装置によれば、コンタクト部との接続領域においてエクステンション部を有するので、配線の接続領域において下層のコンタクト部をほぼ完全に覆うことができる。したがって、接続ホール（コンタクトホールあるいはピアホール）内に形成されたコンタクト部と配線との接触抵抗を小さくでき、配線の信頼性を高めることができる。

【0014】

本発明にかかる半導体装置は、以下のような各種の態様をとることができる。これらの態様は、後述する各構成の半導体装置に適用できる。

【0015】

(a) 前記所定間隔より短い間隔は、配線パターンにおける配線相互の最小間隔（以下、これを「最小配線間隔」という）である。この最小配線間隔は、半導体装置のデザインルールなどによって異なるが、たとえば0.1μm以上1μm以下の値をとることができる。

【0016】

(b) 前記接続領域は、その平面形状が前記コンタクト部とほぼ同一の径を有する正方形、あるいは前記コンタクト部より大きい径を有する正方形である。

【0017】

(c) 前記エクステンション部は、その幅が前記配線の幅と同じであり、そ

して、その突出長さが前記配線の幅と同じであることが望ましい。また、前記エクステンション部は、その平面形状が正方形であることが望ましい。

【0018】

さらに、本発明にかかる半導体装置は、以下の構成をとることができる。

【0019】

(1) 半導体装置は、

層間絶縁層に形成されたコンタクト部と、

前記層間絶縁層上に形成され、前記コンタクト部に対して最小配線間隔で配置された第1配線と、

前記コンタクト部との接続領域を有し、前記第1配線と平行に延びる第2配線と、を含み、

前記第2配線の前記接続領域は、ほぼ正方形の平面形状を有し、

前記第2配線は、前記接続領域において、非配線領域に延びるエクステンション部を有し、かつ、

前記エクステンション部は、前記接続領域において、前記第1配線に面した辺以外の辺に配置される。

【0020】

(2) 半導体装置は、

層間絶縁層に形成されたコンタクト部と、

前記層間絶縁層上に形成され、前記コンタクト部に対して最小配線間隔で配置された第1配線と、

前記コンタクト部との接続領域を有し、前記第1配線と垂直方向に延びる第2配線と、を含み、

前記第2配線の前記接続領域は、ほぼ正方形の平面形状を有し、

前記第2配線は、前記接続領域において、非配線領域に延びるエクステンション部を有し、かつ、

前記エクステンション部は、前記接続領域において、前記第1配線に面した辺以外の辺に配置される。

【0021】

(3) 半導体装置は、

層間絶縁層に形成されたコンタクト部と、

前記層間絶縁層上に形成され、前記コンタクト部に対して最小配線間隔で配置された第1配線と、

前記コンタクト部との接続領域を有し、前記第1配線と平行に延びる部分と前記第1配線と垂直方向に延びる部分とを有する第2配線と、を含み、

前記第2配線の前記接続領域は、ほぼ正方形の平面形状を有し、

前記第2配線は、前記接続領域において、非配線領域に延びるエクステンション部を有し、かつ、

前記エクステンション部は、前記接続領域において、前記第1配線に面した辺以外の辺に配置される。

【0022】

(4) 半導体装置は、

層間絶縁層に形成されたコンタクト部と、

前記層間絶縁層上に形成され、前記コンタクト部に対して最小配線間隔で配置された第1配線と、

前記コンタクト部との接続領域のみを有する第2配線と、を含み、

前記第2配線の前記接続領域は、ほぼ正方形の平面形状を有し、

前記第2配線は、前記接続領域において、非配線領域に延びるエクステンション部を有し、かつ、

前記エクステンション部は、前記接続領域において、前記第1配線に面した辺以外の辺に配置される。

【0023】

(5) 半導体装置は、

層間絶縁層に形成されたコンタクト部と、

前記層間絶縁層上に形成され、前記コンタクト部に対して最小配線間隔で配置された複数の第1配線と、

少なくとも前記コンタクト部との接続領域を有する第2配線と、を含み、

前記第2配線の前記接続領域は、ほぼ正方形の平面形状を有し、

前記第2配線は、前記接続領域において、非配線領域に延びるエクステンション部を有し、かつ、

前記エクステンション部は、前記接続領域において、複数の前記第1配線に面した辺以外の辺に配置される。

【0024】

(6) 半導体装置は、

層間絶縁層に形成されたコンタクト部と、

前記コンタクト部との接続領域を有する配線と、を含み、

前記配線の前記接続領域は、ほぼ正方形の平面形状を有し、

前記配線は、前記接続領域において、非配線領域に延びるエクステンション部を有する。

【0025】

この半導体装置において、前記配線はライン状をなし、前記接続領域の3辺においてエクステンション部を有することができる。また、前記配線は前記接続領域からなり、該接続領域の4辺においてエクステンション部を有することができる。

【0026】

本発明にかかる製造方法は、

ラインパターンを配置し、かつ、少なくとも下層の接続ホールパターンを覆う接続領域パターンを設定し、該接続領域パターンの各辺にエクステンションパターンを配置し、さらに、該エクステンションパターンのうち、接続領域パターンの辺に対して所定間隔より短い間隔で隣り合うラインパターンに面するエクステンションパターンを消去することにより、マスクパターンを形成する第1工程、

前記マスクパターンを用いたリソグラフィーによって、導電層上にレジストパターンを形成する第2工程、および

前記レジストパターンをマスクとして導電層をエッチングすることにより配線パターンを形成する第3工程、を含む。

【0027】

本発明にかかる製造方法は、以下の態様をとることができる。

【0028】

(a) 前記所定間隔より短い間隔は、ラインパターンにおけるライン相互の最小間隔である。

【0029】

(b) 前記接続領域パターンは、前記接続ホールパターンと同一あるいはこれより大きい正方形である。

【0030】

(c) 前記エクステンションパターンは、その幅が前記ラインパターンのライン幅と同じであり、また、その突出長さが前記ラインパターンのライン幅と同じであることが望ましい。また、前記エクステンションパターンは、正方形であることが望ましい。

【0031】

【発明の実施の形態】

以下、本発明が適用された代表的なパターン例について、図面を参照しながら説明する。

【0032】

(第1の実施の形態)

図1は、本発明の第1の実施の形態にかかる半導体装置の配線パターンを形成するためのマスクパターンを模式的に示す平面図である。図2は、図1に示すマスクパターンの設計方法を説明するための平面図である。図3は、図1に示すマスクパターンを用いてパターニングされた配線パターンを示す平面図である。

【0033】

【マスクパターン】

この実施の形態では、X方向に延びるラインパターンと、このラインパターンに隣接する、コンタクト部を有する複数のラインパターンを配置した例を示す。

【0034】

具体的には、図1に示すマスクパターンでは、第1ラインパターン7、この第1ラインパターン7に隣接して配置された第2ラインパターン5および第3ラインパターン6が配列されている。第1および第2ラインパターン7、5は、いず

れもX方向に延び、第3ラインパターン6はY方向に延びる。そして、第2および第3ラインパターン5, 6は、第1ラインパターン7に対しても所定距離より短い間隔、具体的には最小配線間隔を隔てて配置されている。

【0035】

第2および第3ラインパターン5, 6の端部には、それぞれ正方形の接続領域パターン5a, 6aが形成されている。接続領域パターン5a, 6aは、正方形のピアホールパターン3, 4と重なるパターン、あるいはピアホールパターン3, 4より一回り大きいパターンを有する。これらの接続領域パターン5a, 6aは、非配線領域であって、かつ、第1ラインパターン7に面する辺以外の辺に対してそれぞれエクステンションパターンを有する。

【0036】

すなわち、第2ラインパターン5においては、接続領域パターン5aの2辺において、X方向（右側）に延びるエクステンションパターン12が形成され、Y方向（下側）に延びるエクステンションパターン13が形成されている。また、第3ラインパターン6においては、接続領域パターン6aの2辺において、X方向（右側）に延びるエクステンションパターン12が形成され、X方向（左側）に延びるエクステンションパターン14が形成されている。

【0037】

エクステンションパターンは、リソグラフィーによるレジストパターンの形成時およびエッチング時に生じるマスクリニアリティの誤差を緩和することで、配線の接続領域を確保できればよく、その形状や大きさは特に限定されない。エクステンションパターンは、その幅がラインパターンのライン幅と同じであり、さらに、その突出長さがラインパターンのライン幅と同じであることが望ましい。すなわち、エクステンションパターンは、ラインパターンの幅と同じ長さの辺を有する正方形であることが望ましい。エクステンションパターンがこのような形状を有することで、パターンの設計が容易で、かつ、レジストパターンの後退の影響を受けても配線の接続領域を確実に形成できる。以上のエクステンションパターンの形状および大きさに関するることは、他の実施の形態でも同様である。

【0038】

【マスクパターンの設計方法】

次に、図1に示すマスクパターンの設計方法について述べる。

【0039】

(a) まず、配線パターンの基本パターンであるラインパターンを配置し、かつ、少なくとも下層の接続ホールパターンを覆う接続領域パターンと、この接続領域パターンの各辺にエクステンションパターンを配置する。

【0040】

具体的には、たとえば図1に示すように、第1、第2および第3ラインパターン5, 6, 7を配置する。また、これらのラインパターンと重なる接続ホールパターン3, 4を少なくとも覆う接続領域パターン5a, 6aにエクステンションパターンを配置する。

【0041】

エクステンションパターンは、図2に示すように、正方形の接続ホールパターン10に対応する正方形の接続領域パターン10aの場合、接続領域パターンの各辺に第1ないし第4エクステンションパターン11～14が配置される。

【0042】

(b) さらに、第1ないし第4エクステンションパターン11～14のうち、接続領域パターン5a, 6aの辺と所定間隔より短い間隔（この例では最小配線間隔）で隣り合うラインパターンに面するエクステンションパターンを消去する

【0043】

具体的には、図1に示すように、最小配線間隔において配置された第1ラインパターン7と、第2および第3ラインパターン5, 6との間の領域（斜線で示す領域）100は、エクステンションパターンの配置が禁止される領域に設定される。したがって、接続領域パターン5a, 6aのエクステンションパターン11～14のうち、禁止領域100でのエクステンションパターン11が消去される。なお、ラインパターンと重なるエクステンションパターンは、設計上、消去もしくは無視するように設定できる。

【0044】

[半導体装置の製造方法]

上述した方法により得られたマスクパターンを用い、公知のリソグラフィー技術によってレジストパターンを形成する。たとえば、基板あるいは層間絶縁層上にレジストを塗布し、マスクパターンを用いた描画用データに基づいてパターンを描き、現像およびレジストの剥離という一連のプロセスによってレジストパターンを形成することができる。

【0045】

さらに、このようにして得られたレジストパターンをマスクとして導電層をエッチングすることにより配線パターンを形成する。

【0046】

[半導体装置]

以上の製造方法によって得られた半導体装置の配線パターンの例を図3に示す。

【0047】

図3に示す半導体装置においては、層間絶縁層120上に配線パターンが形成されている。配線パターンは、図1に示したマスクパターンのラインパターンに対応した配線と、エクステンションパターンに対応したエクステンション部とを有する。各部分の形状については、後に詳述する。

【0048】

層間絶縁層120には、ピアホール30、40内に埋め込まれた金属層からなるコンタクト部36、46が形成されている。ピアホールは、その径がある程度小さくなると、光近接効果によってピアホールパターンのコーナー部が丸くなり、ほぼ円形の平面形状を有する。

【0049】

図示の例では、コンタクト部36、46に対して所定間隔より短い間隔（この例ではほぼ最小配線間隔）で第1配線17が配置されている。この第1配線17に隣接して第2配線15および第3配線16が配置されている。第1および第2配線17、15は、いずれもX方向に延び、第3配線16はY方向に延びている。そして、第2および第3配線15、16は、第1配線17に対していずれも最

小配線間隔を隔てて配置されている。

【0050】

第2および第3配線15, 16は、その端部に、ピアホール30, 40内のコンタクト部36, 46とそれぞれ重なる接続領域50a, 60aを有する。これらの接続領域50a, 60aは、非配線領域であって、かつ、第1配線17に面する辺以外の辺に対してそれぞれエクステンション部を有する。

【0051】

すなわち、第2配線15においては、接続領域50aの2辺において、X方向（右側）に延びるエクステンション部12a、およびY方向（下側）に延びるエクステンション部13aが形成されている。また、第3配線16においては、接続領域60aの2辺において、X方向（右側）に延びるエクステンション部12a、およびX方向（左側）に延びるエクステンション部14aが形成されている。各エクステンション部は、パターンの微細化に伴うレジスト層の後退により、マスクパターンにおけるエクステンションパターンの形状をそのまま反映することは難しい。しかし、少なくとも、接続領域50a, 60aにおいて、それぞれ配線は下層のコンタクト部36, 46をほぼ完全に覆うことができる。したがって、ピアホール内に形成されたコンタクト部と配線との接触抵抗を小さくでき、配線の信頼性を高めることができる。

【0052】

さらに、この実施の形態においては、図1に示すように、第2および第3ラインパターン5, 6は、X方向に延びるエクステンションパターン12, 14を有することにより、これらを有さない場合に比べて第1ラインパターン7に対して相対的に密のパターンを形成することになる。その結果、図3に示す第1配線17では、エッチングによって形成される突出部17aの幅を小さくできる。したがって、パターンの粗密によるマスクリニアリティの誤差を緩和でき、より精度の高い配線のパターニングができる。そして、この例では、配線相互間および配線とコンタクト部とのショートを防止できる。

【0053】

（第2の実施の形態）

図4は、本発明の第2の実施の形態にかかる半導体装置の配線パターンを形成するためのマスクパターンを模式的に示す平面図である。図5は、図4に示すマスクパターンを用いてパターニングされた配線パターンを示す平面図である。本実施の形態において、第1の実施の形態と実質的に同じ機能を有する部分には同じ符号を付して説明する。

【0054】

【マスクパターン】

この実施の形態では、コンタクト部を有するラインパターンの形状が第1の実施の形態と異なる。すなわち、本実施の形態では、X方向に延びるラインパターンと、このラインパターンに隣接する、コンタクト部を有するラインパターンおよびコンタクト部のみからなるラインパターンを配置した例を示す。

【0055】

具体的には、図4に示すマスクパターンでは、第1ラインパターン7、この第1ラインパターン7に隣接して配置された第2ラインパターン21および第3ラインパターン22が配列されている。第1ラインパターン17はX方向に延び、第2ラインパターン21はY方向に延びる。第3ラインパターン22は、配線として延びるパターン部分を有さない。そして、第2および第3ラインパターン21、22は、第1ラインパターン7に対しても所定距離より短い間隔、具体的には最小配線間隔を隔てて配置されている。

【0056】

第2および第3ラインパターン21、22には、それぞれ正方形の接続領域パターン5a、6aが形成されている。接続領域パターン5a、6aは、正方形のピアホールパターン3、4と重なるパターン、あるいはピアホールパターン3、4より一回り大きいパターンを有する。これらの接続領域パターン5a、6aは、非配線領域であって、かつ、第1ラインパターン7に面する辺以外の辺に対してそれぞれエクステンションパターンを有する。

【0057】

すなわち、第2ラインパターン21においては、接続領域パターン5aの1辺において、X方向（右側）に延びるエクステンションパターン12が形成されて

いる。また、第3ラインパターン22においては、接続領域パターン6aの3辺において、X方向（右側）に延びるエクステンションパターン12、Y方向（下側）に延びるエクステンションパターン13、およびX方向（左側）に延びるエクステンションパターン14が形成されている。

【0058】

【マスクパターンの設計方法】

次に、図4に示すマスクパターンの設計方法について述べる。この設計方法は、第1の実施の形態で述べた設計方法と基本的に同じである。

【0059】

(a) まず、配線パターンの基本パターンであるラインパターンを配置し、かつ、少なくとも下層の接続ホールパターンを覆う接続領域パターンと、この接続領域パターンの各辺にエクステンションパターンを配置する。

【0060】

具体的には、たとえば図4に示すように、第1、第2および第3ラインパターン7, 21, 22を配置する。また、これらのラインパターンと重なる接続ホールパターン3, 4を少なくとも覆う接続領域パターン5a, 6aにエクステンションパターンを配置する。エクステンションパターンは、図2に示すように、正方形の接続領域パターンの各辺に第1ないし第4エクステンションパターン11～14が配置される。

【0061】

(b) さらに、第1ないし第4エクステンションパターン11～14のうち、接続領域パターン5a, 6aの辺と所定間隔より短い間隔（この例では最小配線間隔）で隣り合うラインパターンに面するエクステンションパターンを消去する。

【0062】

具体的には、図4に示すように、最小配線間隔をおいて配置された第1ラインパターン7と、第2および第3ラインパターン21, 22との間の領域100は、エクステンションパターンの配置が禁止される領域に設定される。したがって、接続領域パターン5a, 6aのエクステンションパターン11～14のうち、

禁止領域100でのエクステンションパターン11が消去される。なお、ラインパターンと重なるエクステンションパターンは、設計上、消去もしくは無視するよう設定できる。

【0063】

〔半導体装置の製造方法〕

半導体装置の製造方法は、第1の実施の形態と同様である。すなわち、上述した方法により得られたマスクパターンを用い、公知のリソグラフィー技術によってレジストパターンを形成する。さらに、このようにして得られたレジストパターンをマスクとして導電層をエッチングすることにより配線パターンを形成する。

【0064】

〔半導体装置〕

以上の製造方法によって得られた半導体装置の配線パターンの例を図5に示す。

【0065】

図5に示す半導体装置においては、層間絶縁層120上に配線パターンが形成されている。配線パターンは、図4に示したマスクパターンのラインパターンに対応した配線と、エクステンションパターンに対応したエクステンション部とを有する。各部分の形状については、後に詳述する。

【0066】

ピアホール30、40およびコンタクト部36、46は、第1の実施の形態と同様である。

【0067】

図示の例では、コンタクト部36、46に対して所定間隔より短い間隔（この例ではほぼ最小配線間隔）で第1配線17が配置されている。この第1配線17は隣接して第2配線31および第3配線32が配置されている。第1配線17はX方向に延び、第2配線31はX方向およびY方向に延びている。第3配線32は、上下のコンタクト部を接続するためのみのコンタクト領域を構成している。そして、第2および第3配線31、32は、第1配線17に対していずれも最小

配線間隔を隔てて配置されている。

【0068】

第2および第3配線31, 32は、ピアホール30, 40内のコンタクト部36, 46とそれぞれ重なる接続領域50a, 60aを有する。これらの接続領域50a, 60aは、非配線領域であって、かつ、第1配線17に面する辺以外の辺に対してそれぞれエクステンション部を有する。

【0069】

すなわち、第2配線31においては、接続領域50aの1辺において、X方向（右側）に延びるエクステンション部12aが形成されている。また、第3配線32においては、接続領域60aの3辺において、X方向（右側）に延びるエクステンション部12a、Y方向（下側）に延びるエクステンション部13a、およびX方向（左側）に延びるエクステンション部14aが形成されている。各エクステンション部は、パターンの微細化に伴うレジスト層の後退により、マスクパターンにおけるエクステンションパターンの形状をそのまま反映することは難しい。しかし、少なくとも、接続領域50a, 60aにおいて、それぞれ配線は下層のコンタクト部36, 46をほぼ完全に覆うことができる。したがって、ピアホール内に形成されたコンタクト部と配線との接触抵抗を小さくでき、配線の信頼性を高めることができる。

【0070】

さらに、この実施の形態においては、図4に示すように、第2および第3ラインパターン21, 22は、X方向に延びるエクステンションパターン12, 12を有することにより、これらを有さない場合に比べて第1ラインパターン7に対して相対的に密のパターンを形成することになる。その結果、図5に示す第1配線17では、エッチングによって形成される突出部17aの幅を小さくできる。したがって、パターンの粗密によるマスクリニアリティの誤差を緩和でき、より精度の高い配線のバーニングができる。そして、この例では、配線相互間および配線とコンタクト部とのショートを防止できる。

【0071】

（第3の実施の形態）

図10は、本発明の第3の実施の形態にかかる半導体装置の配線パターンを形成するためのマスクパターンを模式的に示す平面図である。図11は、図10に示すマスクパターンを用いてパターニングされた配線パターンを示す平面図である。本実施の形態において、第1の実施の形態と実質的に同じ機能を有する部分には同じ符号を付して説明する。

【0072】

【マスクパターン】

この実施の形態では、コンタクト部を有するラインパターンの形状と配置が第1の実施の形態と異なる。すなわち、本実施の形態では、X方向に延びるラインパターンと、このラインパターンに隣接する、コンタクト部を有する複数のラインパターンを配置した例を示す。

【0073】

具体的には、図10に示すマスクパターンでは、第1ラインパターン7、この第1ラインパターン7に隣接して配置された第2ラインパターン41および第3ラインパターン42が配列されている。第1ラインパターン17はX方向に延び、第2ラインパターン41はX方向およびY方向に延び、第3ラインパターン42は、Y方向に延びる。そして、第2および第3ラインパターン41、42は、第1ラインパターン7に対していずれも所定距離より短い間隔、具体的には最小配線間隔を隔てて配置されている。さらに、第2ラインパターン41と第3ラインパターン42とは、最小配線間隔を隔てて配置されている。

【0074】

第2および第3ラインパターン41、42には、それぞれ正方形の接続領域パターン5a、6aが形成されている。接続領域パターン5a、6aは、正方形のピアホールパターン3、4と重なるパターン、あるいはピアホールパターン3、4より一回り大きいパターンを有する。接続領域パターン6aは、非配線領域であって、かつ、第1ラインパターン7に面する辺および第2ラインパターン41に面する辺以外の辺に対してエクステンションパターンを有する。これに対し、接続領域パターン5aは、非配線領域が禁止領域100であるため、エクステンションパターンを有さない。禁止領域100については後述する。

【0075】

すなわち、第2ラインパターン41においては、接続領域パターン5aのいずれの辺においても、エクステンションパターンが形成されていない。また、第3ラインパターン42においては、接続領域パターン6aの1辺において、X方向(右側)に延びるエクステンションパターン12が形成されている。

【0076】

[マスクパターンの設計方法]

次に、図10に示すマスクパターンの設計方法について述べる。この設計方法は、第1の実施の形態で述べた設計方法と基本的に同じである。

【0077】

(a) まず、配線パターンの基本パターンであるラインパターンを配置し、かつ、少なくとも下層の接続ホールパターンを覆う接続領域パターンと、この接続領域パターンの各辺にエクステンションパターンを配置する。

【0078】

具体的には、たとえば図10に示すように、第1、第2および第3ラインパターン7, 41, 42を配置する。また、これらのラインパターンと重なる接続ホールパターン3, 4を少なくとも覆う接続領域パターン5a, 6aにエクステンションパターンを配置する。エクステンションパターンは、図2に示すように、正方形の接続領域パターンの各辺に第1ないし第4エクステンションパターン11～14が配置される。

【0079】

(b) さらに、第1ないし第4エクステンションパターン11～14のうち、接続領域パターン5a, 6aの辺と所定間隔より短い間隔(この例では最小配線間隔)で隣り合うラインパターンに面するエクステンションパターンを消去する。

【0080】

具体的には、図10に示すように、最小配線間隔において配置された第1ラインパターン7と、第2および第3ラインパターン41, 42との間の領域、および第2ラインパターン41と第3ラインパターン42との間の領域(斜線で示す

領域) 100は、エクステンションパターンの配置が禁止される領域に設定される。したがって、接続領域パターン5a, 6aのエクステンションパターン11～14のうち、禁止領域100でのエクステンションパターン11, 14が消去される。なお、ラインパターンと重なるエクステンションパターンは、設計上、消去もしくは無視するように設定できる。

【0081】

【半導体装置の製造方法】

半導体装置の製造方法は、第1の実施の形態と同様である。すなわち、上述した方法により得られたマスクパターンを用い、公知のリソグラフィー技術によってレジストパターンを形成する。さらに、このようにして得られたレジストパターンをマスクとして導電層をエッチングすることにより配線パターンを形成する。

【0082】

【半導体装置】

以上の製造方法によって得られた半導体装置の配線パターンの例を図11に示す。

【0083】

図11に示す半導体装置においては、層間絶縁層120上に配線パターンが形成されている。配線パターンは、図10に示したマスクパターンのラインパターンに対応した配線と、エクステンションパターンに対応したエクステンション部とを有する。各部分の形状については、後に詳述する。

【0084】

ピアホール30, 40およびコンタクト部36, 46は、第1の実施の形態と同様である。

【0085】

図示の例では、コンタクト部36, 46に対して所定間隔より短い間隔（この例ではほぼ最小配線間隔）で第1配線17が配置されている。この第1配線17に隣接して第2配線51および第3配線52が配置されている。第1配線17はX方向に延び、第2配線51はX方向およびY方向に延び、第3配線52はY方

向に延びている。そして、第2および第3配線51, 52は、第1配線17に対していずれも最小配線間隔を隔てて配置されている。さらに、第2配線51と第3配線52とは、最小配線間隔を隔てて配置されている。

【0086】

第2および第3配線51, 52は、ピアホール30, 40内のコンタクト部36, 46とそれぞれ重なる接続領域50a, 60aを有する。接続領域60aは、非配線領域であって、かつ、禁止領域100（図10参照）以外の辺に対してエクステンション部を有する。

【0087】

すなわち、第2配線51においては、接続領域50aのいずれの辺においてもエクステンション部が形成されていない。また、第3配線52においては、接続領域60aの1辺において、X方向（右側）に延びるエクステンション部12aが形成されている。エクステンション部は、パターンの微細化に伴うレジスト層の後退により、マスクパターンにおけるエクステンションパターンの形状をそのまま反映することは難しい。しかし、少なくとも、接続領域60aにおいて、配線は下層のコンタクト部46をほぼ完全に覆うことができる。したがって、ピアホール内に形成されたコンタクト部と配線との接触抵抗を小さくでき、配線の信頼性を高めることができる。

【0088】

なお、この実施の形態においては、図10に示すように、第2および第3ラインパターン41, 42は、X方向に対して最小配線幅で配置されているので、第1配線17にエッティングに起因する突出部がほとんど形成されない。

【0089】

（第4の実施の形態）

図12は、本発明の第4の実施の形態にかかる半導体装置の配線パターンを形成するためのマスクパターンを模式的に示す平面図である。図13は、図12に示すマスクパターンを用いてパターニングされた配線パターンを示す平面図である。本実施の形態において、第1の実施の形態と実質的に同じ機能を有する部分には同じ符号を付して説明する。

【0090】

【マスクパターン】

この実施の形態では、コンタクト部を有する孤立ラインパターンを示す。具体的には、図12に示すマスクパターンでは、ラインパターン60の端部に正方形の接続領域パターン5aが形成されている。接続領域パターン5aは、正方形のピアホールパターン3と重なるパターン、あるいはピアホールパターン3より一回り大きいパターンを有する。接続領域パターン5aは、その3辺に対してもエクステンションパターン11, 12, 14を有する。

【0091】

【マスクパターンの設計方法】

次に、図12に示すマスクパターンの設計方法について述べる。この設計方法は、第1の実施の形態で述べた設計方法と基本的に同じである。

【0092】

(a) まず、配線パターンの基本パターンであるラインパターンを配置し、かつ、少なくとも下層の接続ホールパターンを覆う接続領域パターンと、この接続領域パターンの各辺にエクステンションパターンを配置する。

【0093】

具体的には、たとえば図12に示すように、ラインパターン60を配置する。また、このラインパターンと重なる接続ホールパターン3を少なくとも覆う接続領域パターン5aにエクステンションパターンを配置する。エクステンションパターンは、図2に示すように、正方形の接続領域パターンの各辺に第1ないし第4エクステンションパターン11～14が配置される。

【0094】

(b) さらに、第1ないし第4エクステンションパターン11～14のうち、接続領域パターン5aの辺と所定間隔より短い間隔（この例では最小配線間隔）で隣り合うラインパターンに面するエクステンションパターンを消去する。この実施の形態の場合には、ラインパターン60が孤立しているため、接続領域パターン5aの周囲に禁止領域がなく、したがってラインパターンと重なるエクステンションパターン以外のエクステンションパターン11, 12, 13が配置され

る。

【0095】

【半導体装置の製造方法】

半導体装置の製造方法は、第1の実施の形態と同様である。すなわち、上述した方法により得られたマスクパターンを用い、公知のリソグラフィー技術によってレジストパターンを形成する。さらに、このようにして得られたレジストパターンをマスクとして導電層をエッチングすることにより配線パターンを形成する。

【0096】

【半導体装置】

以上の製造方法によって得られた半導体装置の配線パターンの例を図13に示す。

【0097】

図13に示す半導体装置においては、層間絶縁層120上に配線パターンが形成されている。配線パターンは、図12に示したマスクパターンのラインパターンに対応した配線と、エクステンションパターンに対応したエクステンション部とを有する。図示の例では、配線61の端部に正方形の接続領域50aが形成されている。接続領域50aは、その3辺に対してエクステンション部11a, 12a, 14aを有する。

【0098】

エクステンション部は、パターンの微細化に伴うレジスト層の後退により、マスクパターンにおけるエクステンションパターンの形状をそのまま反映することは難しい。しかし、少なくとも、接続領域50aにおいて、配線は下層のコンタクト部36をほぼ完全に覆うことができる。したがって、ピアホール内に形成されたコンタクト部と配線との接触抵抗を小さくでき、配線の信頼性を高めることができる。

【0099】

（第5の実施の形態）

図14は、本発明の第5の実施の形態にかかる半導体装置の配線パターンを形

成するためのマスクパターンを模式的に示す平面図である。図15は、図14に示すマスクパターンを用いてパターニングされた配線パターンを示す平面図である。本実施の形態において、第1の実施の形態と実質的に同じ機能を有する部分には同じ符号を付して説明する。

【0100】

【マスクパターン】

この実施の形態では、コンタクト部のみを構成する孤立ラインパターンを示す。具体的には、図14に示すマスクパターンでは、ラインパターン70は正方形の接続領域パターン5aから構成されている。接続領域パターン5aは、正方形のピアホールパターン3と重なるパターン、あるいはピアホールパターン3より一回り大きいパターンを有する。接続領域パターン5aは、その4辺に対してエクステンションパターン11, 12, 13, 14を有する。

【0101】

【マスクパターンの設計方法】

次に、図14に示すマスクパターンの設計方法について述べる。この設計方法は、第1の実施の形態で述べた設計方法と基本的に同じである。

【0102】

(a) まず、配線パターンの基本パターンであるラインパターンを配置し、かつ、少なくとも下層の接続ホールパターンを覆う接続領域パターンと、この接続領域パターンの各辺にエクステンションパターンを配置する。

【0103】

具体的には、たとえば図14に示すように、ラインパターン70を配置する。また、このラインパターンと重なる接続ホールパターン3を少なくとも覆う接続領域パターン5aにエクステンションパターンを配置する。エクステンションパターンは、図2に示すように、正方形の接続領域パターンの各辺に第1ないし第4エクステンションパターン11～14が配置される。

【0104】

(b) さらに、第1ないし第4エクステンションパターン11～14のうち、接続領域パターン5aの辺と所定間隔より短い間隔（この例では最小配線間隔）

で隣り合うラインパターンに面するエクステンションパターンを消去する。この実施の形態の場合には、ラインパターン70が孤立しているため、接続領域パターン5aの周囲に禁止領域がなく、したがって接続領域パターン5aの4辺にエクステンションパターン11～14が配置される。

【0105】

[半導体装置の製造方法]

半導体装置の製造方法は、第1の実施の形態と同様である。すなわち、上述した方法により得られたマスクパターンを用い、公知のリソグラフィー技術によつてレジストパターンを形成する。さらに、このようにして得られたレジストパターンをマスクとして導電層をエッティングすることにより配線パターンを形成する。

【0106】

[半導体装置]

以上の製造方法によって得られた半導体装置の配線パターンの例を図14に示す。

【0107】

図14に示す半導体装置においては、層間絶縁層120上に配線パターンが形成されている。配線パターンは、図14に示したマスクパターンのラインパターンに対応した配線と、エクステンションパターンに対応したエクステンション部とを有する。図示の例では、配線71は正方形の接続領域50aからなり、接続領域50aは、その4辺に対してエクステンション部11a, 12a, 13a, 14aを有する。

【0108】

エクステンション部は、パターンの微細化に伴うレジスト層の後退により、マスクパターンにおけるエクステンションパターンの形状をそのまま反映することは難しい。しかし、少なくとも、配線71は、接続領域50aにおいて、下層のコンタクト部36をほぼ完全に覆うことができる。したがって、ピアホール内に形成されたコンタクト部と配線との接触抵抗を小さくでき、配線の信頼性を高めることができる。

【0109】

以上、本発明にかかる半導体装置の代表例について述べたが、本発明はこれらに限定されず、発明の要旨の範囲内で各種の態様を取りうる。

【図面の簡単な説明】

【図1】

本発明の第1の実施の形態による半導体装置における配線パターンを形成するためのマスクパターンを示す平面図である。

【図2】

図1に示すマスクパターンを設計する方法を説明するための平面図である。

【図3】

図1に示すマスクパターンをマスクとしてフォトリソ技術及びエッチング技術により形成された配線パターンを示す平面図である。

【図4】

本発明の第2の実施の形態による半導体装置における配線パターンを形成するためのマスクパターンを示す平面図である。

【図5】

図4に示すマスクパターンをマスクとしてフォトリソ技術及びエッチング技術により形成された配線パターンを示す平面図である。

【図6】

一般的な半導体装置における配線パターンを形成するためのマスクパターンを示す平面図である。

【図7】

図6に示すマスクパターンをマスクとしてフォトリソ技術及びエッチング技術により形成された配線パターンを示す平面図である。

【図8】

図7に示すA-A線に沿った断面図である。

【図9】

図7に示すB-B線に沿った断面図である。

【図10】

本発明の第3の実施の形態による半導体装置における配線パターンを形成するためのマスクパターンを示す平面図である。

【図11】

図10に示すマスクパターンをマスクとしてフォトリソ技術及びエッチング技術により形成された配線パターンを示す平面図である。

【図12】

本発明の第4の実施の形態による半導体装置における配線パターンを形成するためのマスクパターンを示す平面図である。

【図13】

図12に示すマスクパターンをマスクとしてフォトリソ技術及びエッチング技術により形成された配線パターンを示す平面図である。

【図14】

本発明の第5の実施の形態による半導体装置における配線パターンを形成するためのマスクパターンを示す平面図である。

【図15】

図14に示すマスクパターンをマスクとしてフォトリソ技術及びエッチング技術により形成された配線パターンを示す平面図である。

【符号の説明】

3, 4, 10 ピアホールパターン

5, 6, 7 ラインパターン

5a, 6a, 10a 接続領域パターン

11, 12, 13, 14 エクステンションパターン

12a, 13a, 14a エクステンション部

15, 16, 17 配線

21, 22 ラインパターン

31, 32 配線

30, 40 ピアホール

36, 46 コンタクト部

41, 42 ラインパターン

50a, 60a 接続領域

51, 52 配線

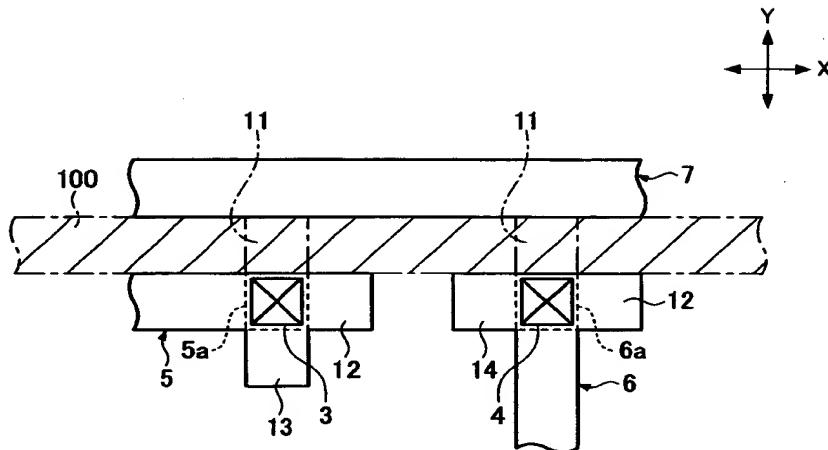
60, 70 ラインパターン

61, 62 配線

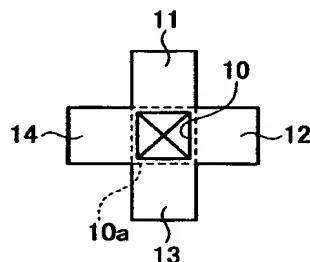
100 禁止領域

120 層間絶縁層

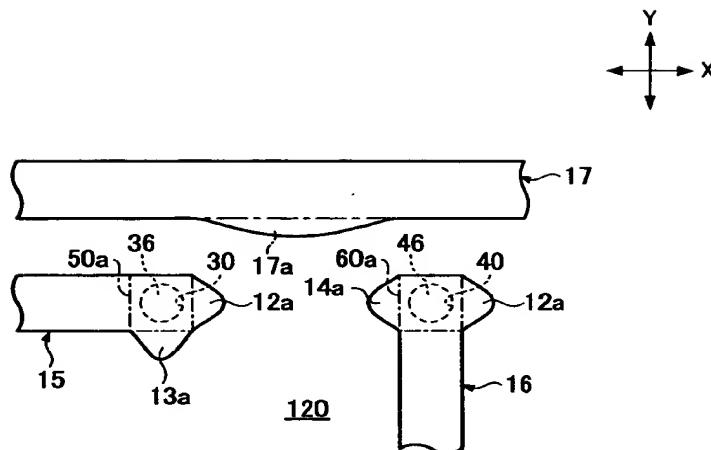
【書類名】 図面
【図1】



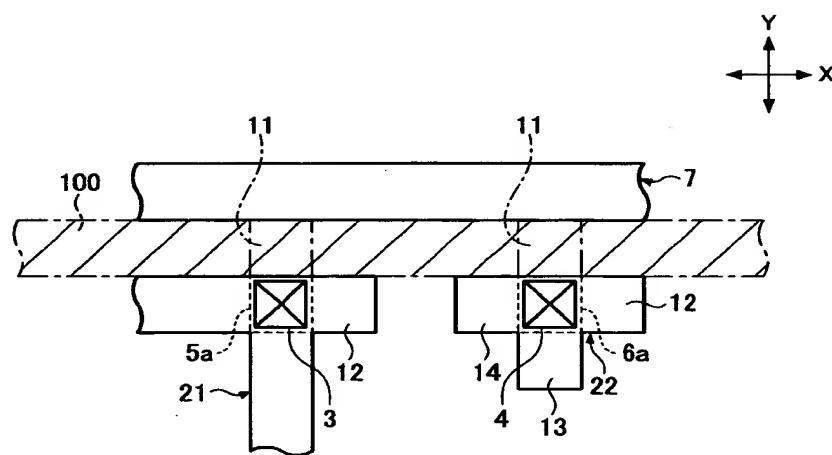
【図2】



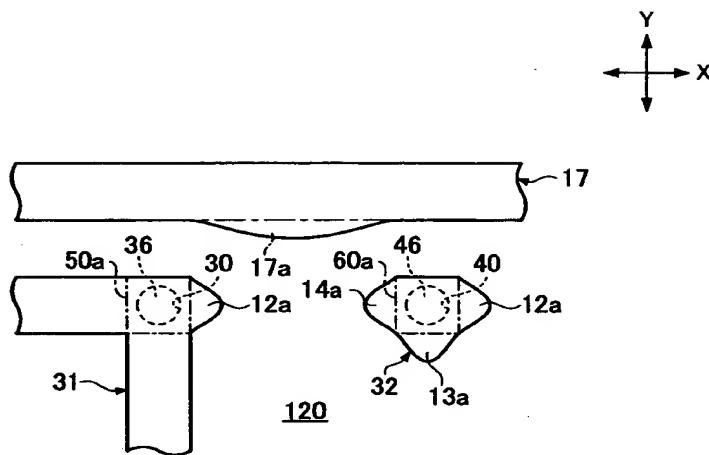
【図3】



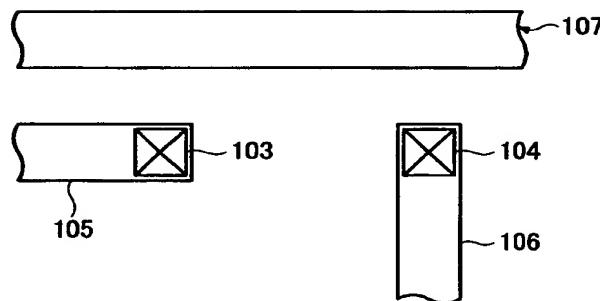
【図4】



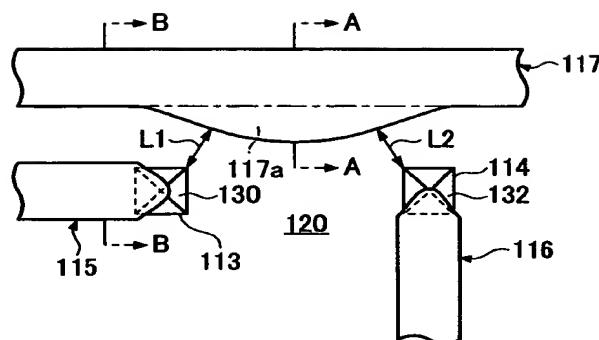
【図5】



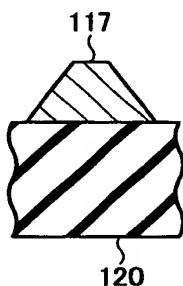
【図6】



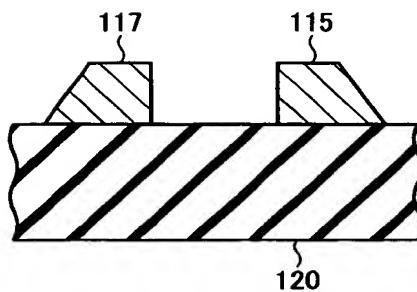
【図7】



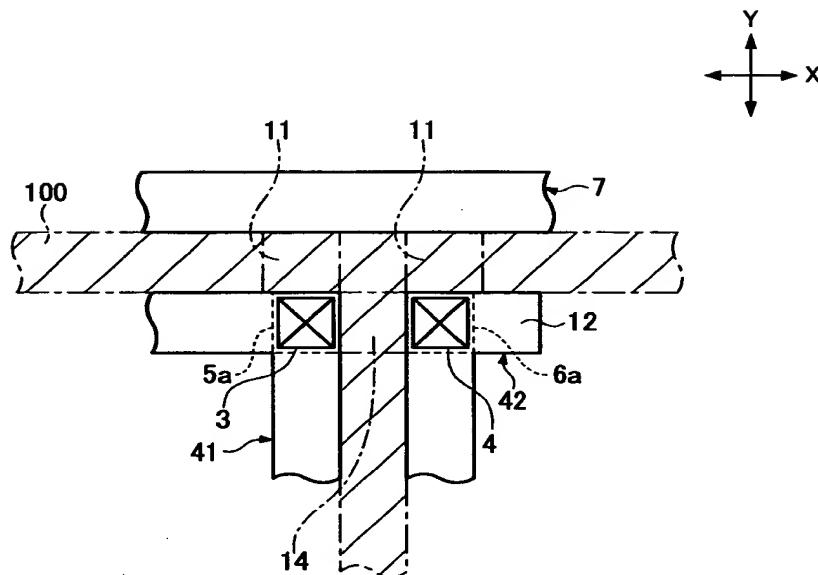
【図8】



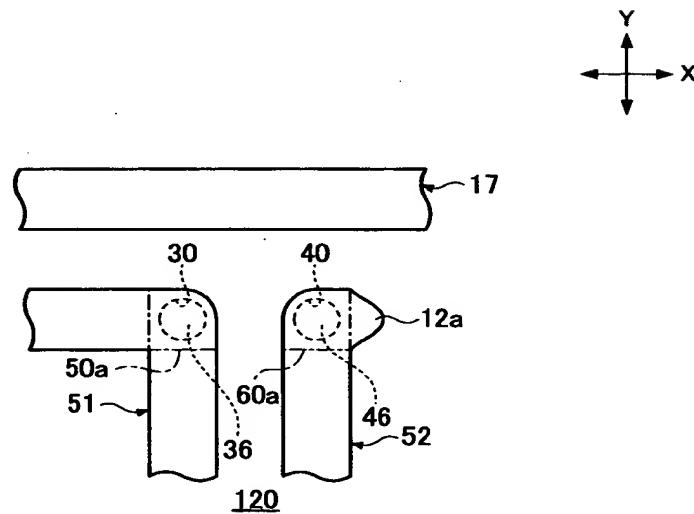
【図9】



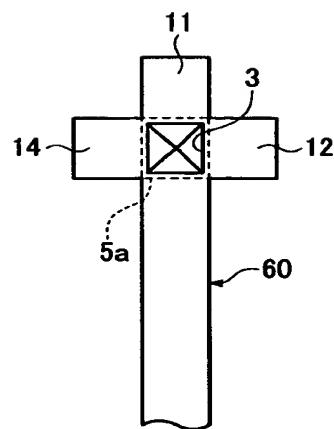
【図10】



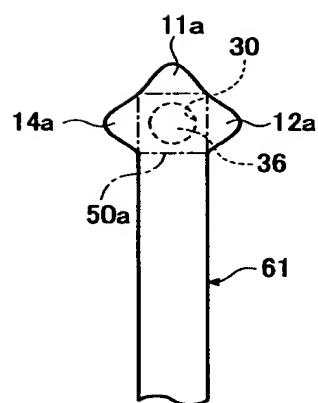
【図11】



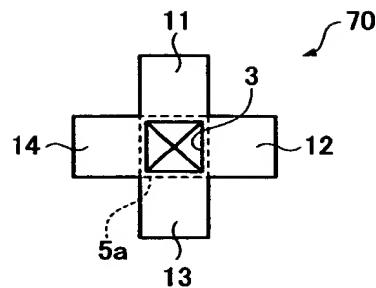
【図12】



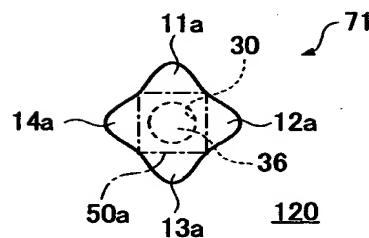
【図13】



【図14】



【図15】



【書類名】 要約書

【要約】

【課題】 配線と接続ホール内に埋め込まれたコンタクト部との接触抵抗が高くならびに配線信頼性の高い半導体装置、およびその製造方法を提供する。

【解決手段】 半導体装置は、層間絶縁層120に形成されたコンタクト部36, 46と、層間絶縁層上に形成され、前記コンタクト部に対して所定間隔より短い間隔で配置された第1配線17と、コンタクト部との接続領域50a, 60aを有する第2, 第3配線15, 16と、を有する。接続領域は、少なくともコンタクト部を覆う正方形をなす。第2, 第3配線は、コンタクト部との接続領域において、非配線領域に延びるエクステンション部12a, 13aを有する。エクステンション部は、接続領域において、第1配線に面した辺以外の辺に配置される。

【選択図】 図3

出願人履歴情報

識別番号 [000002369]

1. 変更年月日 1990年 8月20日

[変更理由] 新規登録

住 所 東京都新宿区西新宿2丁目4番1号

氏 名 セイコーエプソン株式会社